

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-299821

(43)Date of publication of application : 24.10.2000

(51)Int.Cl. H04N 5/335
H01L 27/146

(21)Application number : 11-104224 (71)Applicant : NIPPON HOSO KYOKAI
<NHK>

(22)Date of filing : 12.04.1999 (72)Inventor : NAKAYAMA YOSHIO
FUJITA YOSHIHIRO
ANDO FUMIHIKO
SUGAWARA MASAYUKI
MITANI KOJI
SAITO TOSHIKI
SHIMAMOTO HIROSHI

(54) SOLID-STATE IMAGE PICKUP DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a solid-state image pickup element that reads full pixels by a prescribed number of times within a video frame period so as to attain a high dynamic range without driving the image pickup element at a high frequency in response to number of reading times at all times.

SOLUTION: All pixels are read by repeating simultaneous parallel reading of image charges by one column of a non-destructive read type two-dimensional array solid-state image pickup element 1 in a horizontal direction 5 for number of

times equal to all line numbers within a video frame period 1-bit is added to a corresponding part of a two-dimensional memory 2 separately provided as to pixel chargers in excess of a saturation level of a unit photoelectric conversion element within each horizontal scanning period the pixel charges are reset a parallel read output is sequentially selected (4) from a monitor uppermost stage toward downward vertically and an adder 8 the selected output and a constant in response to number of saturation frequency stored in the two-dimensional memory and provides an output.

CLAIMS

[Claim(s)]

[Claim 1] In a solid state camera provided with a nondestructive readout type two-dimensional array form solid state image pickup device of an m line n sequence and a horizontal scanning circuit which chooses the j -th ($1 \leq j \leq n$) sequence of a solid state image pickup device at least While said horizontal scanning circuit is a horizontal scanning circuit which performs a horizontal scanning of k ($2 \leq k \leq m$) ***** within a video frame period Said devices are m comparators connected to each of an output line of m book and; this output line which reads each pixel electric charge of a solid state image pickup device of the j -th row with the further selected :aforementioned horizontal scanning circuit to simultaneous parallel and outputs it Based on the writing/mode reading corresponding to the pixel concerned for every pixel electric charge read by each horizontal scanning according to a comparison result in a comparator which compares a threshold beforehand defined corresponding to a saturation level of a unit optoelectric transducer which constitutes a value and a solid state image pickup device of a read pixel electric charge and; this comparator Only when a value of the pixel electric charge concerned exceeds a threshold a saturation bit is added to memory space of the address position corresponding to the pixel concerned. A resetting means which resets an optoelectric transducer

corresponding to the pixel concerned only when a saturation bit is added to a memory to memorize and; this memory; with a reset signal which made a cycle one frame time corresponding to each picture element position of said solid state image pickup device. A frame resetting means which resets said memory content of the address position corresponding to an optoelectric transducer corresponding to the pixel concerned and the pixel concerned and each pixel electric charge read at the time of a horizontal scanning of either of the; video frame periods A constant beforehand defined according to a saturation bit read from memory space of the address position corresponding to the pixel concerned based on the writing/mode reading corresponding to the pixel concerned A solid state camera having responded to classification of a solid state image pickup device having added or subtracted and having an adding machine or a subtractor to output and;.

[Claim 2] In the device according to claim 1 said horizontal scanning circuit is a horizontal scanning repeated m times within a video frame period a horizontal scanning circuit to perform and the device concerned Furthermore at the time of a horizontal scanning of eye the i -th ($1 \leq i \leq m$) time by said horizontal scanning circuit. When it has a vertical scanning circuit which chooses the i -th line of said solid state image pickup device and the i -th line pixel of the j -th row of said solid state image pickup device is chosen by a horizontal scanning and vertical scanning As opposed to the j -th-row parallel read-out output except the i -th line Perform memory to memory space of the address position corresponding to each pixel by making writing/mode reading into a write mode and the i -th-line read-out output is received A constant beforehand defined according to a saturation bit read from memory space of the address position corresponding to the pixel concerned by making a read pixel electric charge and the writing/mode reading into mode reading A solid state image pickup device which responds to classification of a solid state image pickup device adds or subtracts and is characterized by performing frame reset of said memory content of the address position corresponding to an optoelectric transducer corresponding to the pixel

concerned and the pixel concerned with a reset signal which made one frame time a cycle while outputting.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the solid state camera to which the two-dimensional solid state camera was started especially the dynamic range was expanded.

[0002]

[Description of the Prior Art] Generally a solid state image pickup device has an accumulating part of the signal (pixel electric charge) which carried out photoelectric conversion. A signal storage part has a limit in a size from the field of minuteness making on manufacture of an element and serves as a saturation level of a unit optoelectric transducer with which the signal storage capacitance which becomes settled based on restriction of this size constitutes an image sensor. Therefore in a common solid state image pickup device it will not be able to respond to input light with high luminosity which needs the signal storage capacitance more than a saturation level after photoelectric conversion but what is called a white crushing phenomenon will occur on a screen.

[0003] Then there is the "dynamic range expansion method of an image sensor" given [as conventional technology] in JP7-50786A of having aimed at the solution. In this conventional technology as shown in drawing 5A/D conversion 53 after forming the frame (field) memory 55 which can accumulate each pixel signal output carried out While raising the drive frequency of the image sensor 51 and performing the screen scan of multiple times within 1 frame period Reset the image sensor 51 for every screen scan of each time take addition 54 for the memory content accumulated as a signal charge even by the last scan after

carrying out the signal charge read by the screen scan of each time A/D conversion 53 for every pixel and the contents of the memory 55 are updated. High dynamic range-ization is attained by carrying out the signal charge finally accumulated in the memory 55 D/A conversion 57 reading it and taking output 58.

[0004]

[Problem(s) to be Solved by the Invention] It is necessary to always read an image sensor and to make it drive on the high frequency according to the number of times and the problem of generation of heat and increase of power consumption occurs in the above-mentioned conventional technology. Expansion of a dynamic range is expectable so that scanning frequency is increased but a big frame memory is needed from storing in a memory the signal charge itself by which the A/D conversion was carried out.

[0005] Then only prescribed frequency reads all the pixels within a video frame period without always reading an image sensor and making it drive on the high frequency according to the number of times and the purpose of this invention uses as an offer plug the solid state camera constituted so that high dynamic range-ization could be attained.

[0006]

[Means for Solving the Problem] In order to attain this purpose this invention solid state camera. In a solid state camera provided with a nondestructive readout type two-dimensional array form solid state image pickup device of an m line n sequence and a horizontal scanning circuit which chooses the j -th ($1 \leq j \leq n$) sequence of a solid state image pickup device at least. While said horizontal scanning circuit is a horizontal scanning circuit which performs a horizontal scanning of k ($2 \leq k \leq m$) ***** within a video frame period. They are m comparators connected to each of an output line of m book and; this output line which said device reads each pixel electric charge of a solid state image pickup device of the j -th row with the further selected :aforementioned horizontal scanning circuit to simultaneous parallel and outputs. Based on the writing/mode reading corresponding to the pixel concerned for every pixel electric charge read

by each horizontal scanning according to a comparison result in a comparator which compares a threshold beforehand defined corresponding to a saturation level of a unit optoelectric transducer which constitutes a value and a solid state image pickup device of a read pixel electric charge; and this comparator only when a value of the pixel electric charge concerned exceeds a threshold a saturation bit is added to memory space of the address position corresponding to the pixel concerned. A resetting means which resets an optoelectric transducer corresponding to the pixel concerned only when a saturation bit is added to a memory to memorize and; this memory; with a reset signal which made a cycle one frame time corresponding to each picture element position of said solid state image pickup device. A frame resetting means which resets said memory content of the address position corresponding to an optoelectric transducer corresponding to the pixel concerned and the pixel concerned and each pixel electric charge read at the time of a horizontal scanning of either of the; video frame periods. A constant beforehand defined according to a saturation bit read from memory space of the address position corresponding to the pixel concerned based on the writing/mode reading corresponding to the pixel concerned. It responded to classification of a solid state image pickup device added or subtracted and had an adding machine or a subtractor to output and;

[0007] A suitable embodiment is a horizontal scanning circuit which performs a horizontal scanning which said horizontal scanning circuit repeats m times within a video frame period. The device concerned further at the time of a horizontal scanning of eye the i -th ($1 \leq i \leq m$) time by said horizontal scanning circuit. When it has a vertical scanning circuit which chooses the i -th line of said solid state image pickup device and the i -th line pixel of the j -th row of said solid state image pickup device is chosen by a horizontal scanning and vertical scanning. As opposed to the j -th-row parallel read-out output except the i -th line. Perform memory to memory space of the address position corresponding to each pixel by making writing/mode reading into a write mode and the i -th-line read-out output is received. A constant beforehand defined according to a saturation bit read from

memory space of the address position corresponding to the pixel concerned by making a read pixel electric charge and the writing/mode reading into mode reading. It responds to classification of a solid state image pickup device and adds or subtracts and while outputting a reset signal which made one frame time a cycle performs frame reset of said memory content of the address position corresponding to an optoelectric transducer corresponding to the pixel concerned and the pixel concerned.

[0008]

[Embodiment of the Invention] In order that only prescribed frequency can read all the pixels within a video frame period without always reading an image sensor and making it drive on the high frequency according to the number of times in this invention. The parallel output terminal of the number of full lines and the same number which can output the pixel electric charge for one row of perpendicular directions to simultaneous parallel is provided in a nondestructive readout type two-dimensional array form solid state image pickup device. It enables it to read the signal charge of all the pixels and only prescribed frequency repeats this and all the pixel read-out is made for the prescribed time of several lines to within a video frame period by scanning horizontally simultaneous parallel read-out of the pixel electric charge for one row by all the sequence and performing it.

[0009] In order to be able to make small the frame memory needed for expanding the dynamic range of an image sensor by facing as compared with conventional technology. The threshold which read for every parallel read-out of a row unit and was beforehand defined corresponding to the saturation level of each of an output and a unit optoelectric transducer is compared until the output timing of each pixel comes. Add 1 bit to the corresponding address of the memory for all the pixels independently formed about the pixel output exceeding a threshold and the applicable pixel of an image sensor is reset. When the output timing of each pixel comes, she adds or subtracts and is trying to output the constant according to the number of times of saturation memorized in the corresponding address of a read-out output and a memory.

[0010]It is made only for the number of times equal to the number of full lines within a video frame period to repeat a horizontal scanningProvide the vertical scanning circuit which completes the vertical scanning of the parallel output terminal for a full line within a video frame periodand for all the pixel read-out of everyare on a monitor and one of the parallel output terminals is chosen from the line of the highest rung as a vertical lower part one by onelf level and it is made to output the pixel concerned to selection **** timing in the both sides of a vertical scanninga video signal serial as a final output signal will be obtained. In explanationalthough the frame concept is used as a pixel configuration unitthis should understand it as a thing including what is called a field concept.

[0011]With reference to an accompanying drawingan example explains an embodiment of the invention in detail below. The outline composition of this invention solid state camera was shown in drawing 1 as a mimetic diagram. Operation of the solid state camera of this invention is explained using drawing 1. The reference number 1 is a nondestructive readout type two-dimensional array form solid state image pickup device which consists of a perpendicular direction m pixel and a horizontal direction n pixel among drawing 1and the reference number 2 is a two-dimensional memory of an m line xn sequence xq bit.

[0012]Herethe level read-out line of m book of the two-dimensional array form solid state image pickup device 1 is connected to the level data line to which the two-dimensional memory 2 corresponds via the comparator 3 corresponding to each while being connected to the vertical scanning circuit 4. The pixel electric charge of each sequence of the two-dimensional array form solid state image pickup device read via the level read-out line is compared with the threshold beforehand defined by the comparator 3 corresponding to the saturation level of a unit optoelectric transducerand 1 bit is outputted from the comparator 3 only about the pixel output exceeding a threshold.

[0013]The two-dimensional array form solid state image pickup device 1 is horizontally scanned by the horizontal scanning circuit 5 over multiple times within a video frame periodand the pixel electric charge of each sequence is read

to simultaneous parallel via a level read-out line. Synchronizing with the two-dimensional array form solid state image pickup device 1 address control also of the two-dimensional memory 2 is horizontally carried out by the horizontal scanning circuit 5 over multiple times within a video frame period and the output from the comparator 3 is added to the applicable memory space of the two-dimensional memory 2 except for the pixel at which output timing arrived. The applicable pixel of an image sensor is reset simultaneously with it. When the output timing of each pixel comes it is added or subtracted and the constant according to the number of times of saturation memorized in the corresponding address of a read-out output and a memory is outputted.

[0014] Only the number of times equal to the number of full lines within a video frame period repeats simultaneous parallel read-out of the multiple times by the horizontal scanning circuit 5 and further by the vertical scanning circuit 4 which completes the vertical scanning of the parallel output terminal for a full line within a video frame period. If it is made to output the pixel concerned to the timing which was level and was chosen on the both sides of the vertical scanning as is on a monitor and chose one of the parallel output terminals from the line of the highest rung as the vertical lower part one by one for all the pixel read-out of every a video signal serial as a final output signal can be obtained.

[0015] Since a video signal serial as a final output signal cannot be obtained when simultaneous parallel read-out of the multiple times within the video frame period by the horizontal scanning circuit 5 is less than the number of full lines a final output signal contains a parallel video signal. Next only the number of times equal to the number of full lines within a video frame period repeats simultaneous parallel read-out of the multiple times by the horizontal scanning circuit 5 and this invention is explained to an example for the case where a video signal serial as a final output signal is obtained in detail.

[0016] First the 1st frame of the beginning which put the power supply into the imaging device is taken as the storage time to an image sensor. Read-out and accumulation are performed one by one after the 2nd frame. The signal charge of

the pixel of the line selected after the 2nd frame in the vertical scanning circuit 4 will be read one by one in connection with a horizontal scanning. The read serial signal charge is inputted into ** (decrease) **** 8 via A/D converter 6 as a pixel electric charge at which output timing arrived. The pixel electric charge of the line which is not chosen in the vertical scanning circuit 4 is compared with the threshold beforehand defined by the comparator 3 corresponding to the saturation level of a unit optoelectric transducer 1 bit is added to the applicable memory space of the two-dimensional memory 2 about the pixel which exceeds a threshold by making the two-dimensional memory 2 into a write mode and the signal charge of the applicable pixel of an image sensor is reset. A signal charge is not reset about the pixel which does not exceed a threshold but accumulation of a signal charge is continued as it is.

[0017] On the other hand, if the two-dimensional memory 2 is observed about the line chosen from the 2nd frame in the vertical scanning circuit 4, addition to the applicable memory space of the two-dimensional memory 2 is not performed (zero may be added). The two-dimensional memory 2 is made into mode reading. Synchronizing with the horizontal scanning of the two-dimensional array form solid state image pickup device 1, reading address control is carried out by the horizontal scanning circuit 5 and the memory content (number of times of saturation) corresponding to the read-out picture element position of the serial output signal of the two-dimensional array form solid state image pickup device 1 is read as a serial signal. The number of times of saturation read from the two-dimensional memory 2 as a serial output, after being changed into the constant (also a constant when [however] the number of times of saturation is zero zero) according to the number of times of saturation by the converter 7, it is ** (decrease) **** 8 and ** (decrease) ** is carried out with the serial digital signal which is a read signal of the two-dimensional array form solid state image pickup device 1 and it is outputted as a final digital video signal.

[0018] Each pixel of the two-dimensional array form solid state image pickup device 1 is reset to the timing after the read signal charge was inputted into A/D

converter 6. Although these reset timing differs for every pixel it is the reset timing which made one frame time the cycle. Frame reset also of the two-dimensional memory 2 is simultaneously carried out to this reset timing. When a video signal parallel as a final output signal is included the reset timing of the pixel outputted parallel is in agreement.

[0019] Next as an example of the two-dimensional array form solid state image pickup device 1 in this invention about an MOS type solid state image pickup device the circuit which constitutes 1 pixel is shown in drawing 2 and the operation is explained in more detail. After the electric charge stored in the photo-diode (henceforth PD) is amplified by an amplification transistor (T1) it is outputted to the level read-out line b according to the selection signal of the horizontal scanning circuit 5 via the level read transistor (T2) connected to the selection signal line of the horizontal scanning circuit 5. The signal charge outputted to the level read-out line b by the comparator 3 provided in the next step of the two-dimensional array form solid state image pickup device. In being compared with the threshold beforehand defined corresponding to the saturation level of PD which is a unit optoelectric transducer and exceeding a threshold Based on the output signal of a comparator 1 bit is added to the corresponding address of the two-dimensional memory 2 as a saturation bit and the output signal of a comparator is further outputted to vertical reset line a as a reset signal.

[0020] Here henceforth [the 2nd frame of the two-dimensional array form solid state image pickup device 1] a frame reset pulse is outputted to vertical reset line [of the line selected in the vertical scanning circuit 4] a to the above-mentioned reset timing. Therefore a vertical reset transistor (T3) is closed when the signal charge outputted to the level read-out line b exceeded the threshold and when it is chosen by the vertical scanning circuit 4 and frame reset is carried out in connection with signal read operation (ON).

[0021] On the other hand since it has supposed that it is common with the selection signal of the horizontal scanning circuit 5 corresponding to the sequence chosen by the horizontal scanning next as shown in drawing 2 the reset

pulse of a level reset transistor (T4) is closed when the horizontal scanning of the horizontal scanning circuit 5 moves to the following sequence (ON). Therefore PD is reset to the timing from which the horizontal scanning of the horizontal scanning circuit 5 moved to the following sequence when the signal charge outputted to the level read-out line b exceeded the threshold and when it is chosen by the vertical scanning circuit 4 and frame reset is carried out in connection with signal read operation. It is a case where the signal charge outputted to the level read-out line b is less than a threshold and when not chosen by the vertical scanning circuit 4 an electric charge continues being accumulated in PD without resetting PD.

[0022] Next the case where it is attached to each pixel within a video frame period and the example of operation in which it explained above is scanned m times respectively is taken for an example and drawing 3 and drawing 4 explain paying attention to the amount of charge storages of PD in the pixel located in the x sequence y line of the two-dimensional array form solid state image pickup device 1. In this case if there is only the number of bits which can memorize the maximum (m-1) of the number of times of saturation it is sufficient for q which is a storage capacity parameter of the two-dimensional memory 2. As mentioned above since frame reset timing differs for every pixel it defines 1 frame period here as a period after frame reset is carried out until frame reset is carried out next. Therefore although 1 frame period here is a period of the same length as a video frame period it is a period when the phase shifted little by little for every pixel.

[0023] Here drawing 3 shows the case where the signal charge of PD does not exceed a threshold once within 1 frame period as an example of low-intensity photography and drawing 4 shows the case where the signal charge of PD exceeds a threshold as an example of high-intensity photography each time to the scan of eye a time (m-1) within 1 frame period.

[0024] In the case of drawing 3 it continues being accumulated in PD without resetting an electric charge to the scan of eye a time (m-1) Since it is chosen by the vertical scanning circuit 4 at the time of the m-th scan equivalent to the scan of the last round within 1 frame period and frame reset is carried out in connection with

signal read operation PD is reset to the timing from which the horizontal scanning moved to the following sequence. Therefore in the case of drawing 3 since the number of times of saturation memorized by the two-dimensional memory 2 is zero zero will be outputted also from the converter 7 (refer to drawing 1) and the pixel electric charge (output signal of A/D converter 6) accumulated in PD will be outputted to it as a final digital video signal.

[0025] In the case of drawing 4 in order that the signal charge of PD may exceed a threshold to the scan of eye a time $(m-1)$ each time a pixel electric charge is reset to the timing from which the horizontal scanning moved to the following sequence to the scan of eye a time $(m-1)$ each time and the saturation bit 1 is added to the two-dimensional memory 2 each time. And since it is chosen by the vertical scanning circuit 4 at the time of the m -th scan equivalent to the scan of the last round within 1 frame period and frame reset is carried out in connection with signal read operation PD is reset to the timing from which the horizontal scanning moved to the following sequence. Therefore in the case of drawing 4 since the number of times of saturation memorized by the two-dimensional memory is $(m-1)$ The result obtained by carrying out ** (decrease) ** of the constant according to the pixel electric charge (output signal of A/D converter 6) accumulated in PD and the number of times of saturation $(m-1)$ outputted from the converter 7 will be outputted as a final digital video signal.

[0026] Whether it subtracts sets [which adds the constant according to the number of times of saturation $(m-1)$ here / or or] by whether p type PD is used as a unit optoelectric transducer or n type PD is used. When p type PD is used as a unit optoelectric transducer Since potential rises as incident light quantity increases when it is required to add the positive constant defined according to the number of times of saturation which is 1 time by the number of times of saturation and n type PD is used It is because potential descends as incident light quantity increases so it is required to subtract the positive constant defined according to the number of times of saturation which is 1 time by the number of times of saturation. If k ($2 \leq k \leq m$) time [every] scan is performed within 1 frame

period per each pixel so that the above-mentioned example may show it will become expandable [k times as many dynamic ranges].

[0027] In order to obtain a video signal serial as a final digital video signal in the above-mentioned embodiment it is made only for the number of times equal to the number of full lines within a video frame period to repeat a horizontal scanning. Provide the vertical scanning circuit which completes the vertical scanning of the parallel output terminal for a full line within a video frame period and for all the pixel read-out of every are on a monitor and one of the parallel output terminals is chosen from the line of the highest rung as a vertical lower part one by one. Although the signal charge of the pixel concerned is serially read one by one to each timing which was level and was chosen on the both sides of the vertical scanning and he is trying to input into ** (decrease) **** 8 via A/D converter 6. When video signal outputs parallel as a final digital video signal are allowed. The horizontal scanning of the number of times smaller than the number of full lines within a video frame period is performed. After changing the contents of the two-dimensional memory read to the simultaneous parallel read-out output of the image sensor read in the timing of one of horizontal scanings in simultaneous parallel to the same timing it adds in simultaneous parallel and it is a final digital video signal. (parallel video signal for every sequence) It can output by carrying out.

[0028] In the above-mentioned embodiment in order to add and memorize a saturation bit used the two-dimensional memory 2 but. This can also use a one-dimensional memory as a memory as long as it can also substitute a two-dimensional counter array and the picture element position of the two-dimensional array form solid state image pickup device 1 and correspondence of a memory address can be taken. Therefore a one-dimensional counter array can also be used as a memory.

[0029] In the above-mentioned embodiment the parallel output terminal of the number of full lines and the same number which can output the pixel electric charge of one row of the two-dimensional array form solid state image pickup

device 1 to simultaneous parallel is provided. Although the example which reads the signal charge of all the pixels by scanning horizontally simultaneous parallel read-out of the pixel electric charge for one row by all the sequence and performing it was explained. By replacing a horizontal direction and a perpendicular direction, providing the parallel output terminal of the total row number and the same number which can output the pixel electric charge of one line to simultaneous parallel scanning simultaneous parallel read-out of the pixel electric charge for one line perpendicularly by a full line and performing it to it. There is no place where reading the signal charge of all the pixels differs from this invention intrinsically.

[0030] In the above-mentioned embodiment, a digital video signal is assumed as final signal aspect. The signal charge read by output timing passes A/D converter 6 and is 2^n . (decrease) Although the example which is inputted into 2^n carries out 2^n (decrease) 2^n of the constant according to the number of times of saturation outputted from the converter 7 and acquires a final digital video signal was explained. What is necessary is to carry out 2^n (decrease) 2^n of the analog level according to the number of times of saturation outputted from the signal charge read by output timing and the converter 7 and just to acquire a final analog video signal in assuming an analog video signal as final signal aspect.

[0031] As for this invention, although the example of above some has explained the embodiment of the invention, probably it will be obvious for various kinds of modification and change to be possible within the gist of the invention specified to the claim without being limited to this.

[0032]

[Effect of the Invention] High dynamic range-ization for which only prescribed frequency reads all the pixels within a video frame period can be attained without always reading an image sensor by giving the above-mentioned means and making it drive on the high frequency according to the number of times. The frame memory needed for expanding the dynamic range of an image sensor by

facing can be made small as compared with conventional technology.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is a mimetic diagram of the outline composition of this invention solid state camera.

[Drawing 2] As an example of the two-dimensional array form solid state image pickup device in this invention it is a diagram of the example of a circuit which constitutes 1 pixel about an MOS type solid state image pickup device.

[Drawing 3] A time chart in case the signal charge of PD does not exceed a threshold once within 1 frame period as an example of low-intensity photography. Time and a vertical axis are shown for a horizontal axis as a signal level and as for (a) the 2nd horizontal scanning and (c) the 1st horizontal scanning and (b) in [each] the case of the horizontal scanning [m-th] (a-1)(b-1) and (c-1) respectively. The read pulse of eye a x sequence y line (H1)(a-2)(b-2) and (c-2) respectively (x+1) The read pulse of eye a sequence y line (H2). As for the charge quantity of PD of eye a x sequence y line (a-4)(b-4) and (c-4) a saturation bit output (a-5)(b-5) and (c-5) are a reset pulse of PD of eye a x sequence y line respectively (a-3)(b-3) and (c-3).

[Drawing 4] A time chart in case the signal charge of PD exceeds a threshold to the scan of eye a time (m-1) within 1 frame period as an example of high-intensity photography. Time and a vertical axis are shown for a horizontal axis as a signal level and as for (a) the 2nd horizontal scanning and (c) the 1st horizontal scanning and (b) in [each] the case of the horizontal scanning [m-th] (a-1)(b-1) and (c-1) respectively. The read pulse of eye a x sequence y line (H1)(a-2)(b-2) and (c-2) respectively (x+1) The read pulse of eye a sequence y line (H2). As for the charge quantity of PD of eye a x sequence y line (a-4)(b-4) and (c-4) a saturation bit output (a-5) and (b-5) (c-5) are a reset pulse of PD of eye a x

sequence y linerespectively (a-3)(b-3)and (c-3).

[Drawing 5]Drawing 5 is a block diagram of the conventional technology which attained high dynamic range-ization of the image sensor.

[Description of Notations]

1 Two-dimensional array form solid state image pickup device

2 Two-dimensional memory

3 Comparator

4 Vertical scanning circuit

5 Horizontal scanning circuit

6 A/D converter

7 Converter

8 ** (decrease) ****

51 Image sensor

52 Sample hold circuit

53 A/D conversion part

54 Adding machine

55 Frame memory

56 Signal processing part

57 D/A conversion part

58 Outputting part

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-299821
(P2000-299821A)

(43) 公開日 平成12年10月24日 (2000. 10. 24)

(51) Int.Cl.⁷

識別記号

F I

テマコード* (参考)

H 0 4 N 5/335

H 0 4 N 5/335

Q 4 M 1 1 8

H 0 1 L 27/146

H 0 1 L 27/14

A 5 C 0 2 4

審査請求 未請求 請求項の数 2 O L (全 8 頁)

(21) 出願番号 特願平11-104224

(22) 出願日 平成11年4月12日 (1999. 4. 12)

(71) 出願人 000004352

日本放送協会

東京都渋谷区神南2丁目2番1号

(72) 発明者 中山 美穂

東京都世田谷区砧1丁目10番11号 日本放送協会 放送技術研究所内

(72) 発明者 藤田 欣裕

東京都渋谷区神南2丁目2番1号 日本放送協会 放送センター内

(74) 代理人 100059258

弁理士 杉村 暁秀 (外2名)

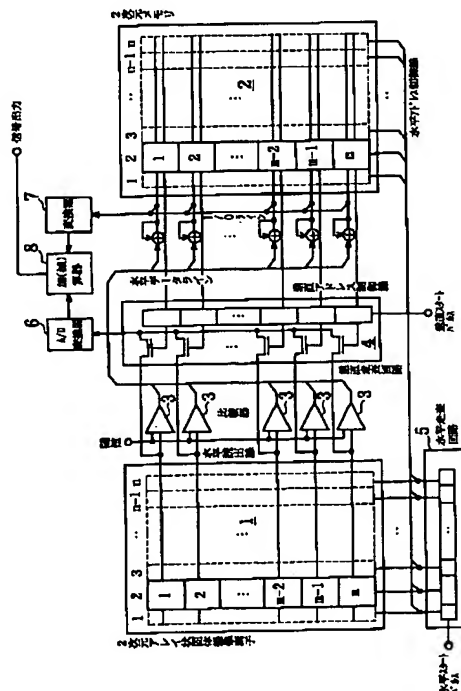
最終頁に続く

(54) 【発明の名称】 固体撮像装置

(57) 【要約】

【課題】 撮像素子を常に読み出し回数に応じた高い周波数で駆動させることなく映像フレーム期間内に所定回数だけ全画素を読み出して、高ダイナミックレンジを図れる固体撮像素子を提供する。

【解決手段】 非破壊読み出し型の2次元アレイ状固体撮像素子(1)の1列分の画像電荷の同時並列読み出しを水平走査(5)を繰り返して映像フレーム期間内に全ライン数に等しい回数の全画素読み出しを行い、各水平走査期間内に単位光電変換素子の飽和レベルを超えた画素電荷については別に設けた2次元メモリ(2)の対応部分に1ビットを加算していくと共にその画素電荷をリセットし、さらに、全画素読み出し毎に並列読み出し出力をモニタ最上段から垂直下方に順次に選択(4)して、選択出力と2次元メモリに記憶された飽和回数に応じた定数とを加算(8)して出力するよう構成した。



【特許請求の範囲】

【請求項1】 m行n列の非破壊読み出し型の2次元アレイ状固体撮像素子と、固体撮像素子の第j ($1 \leq j \leq n$) 列を選択する水平走査回路とを少なくとも具えた固体撮像素子装置において、

前記水平走査回路は、映像フレーム期間内にk ($2 \leq k \leq m$) 回繰り返しての水平走査を行う水平走査回路であるとともに、前記装置はさらに：前記水平走査回路によって選択された第j列の固体撮像素子の各画素電荷を同時並列に読み出して出力するm本の出力線と；該出力線のそれぞれに接続されるm個の比較器であって、読み出された画素電荷の値と固体撮像素子を構成する単位光電変換素子の飽和レベルに対応して予め定められた閾値とを比較する比較器と；該比較器での比較結果に応じ、各水平走査で読み出された画素電荷毎に、当該画素に対応した書き込み／読み出しモードに基づいて、当該画素電荷の値が閾値を超えた場合にのみ当該画素に対応したアドレス位置のメモリ空間に飽和ビットを加算して記憶するメモリと；該メモリに飽和ビットを加算した場合のみ当該画素に対応する光電変換素子をリセットするリセット手段と；前記固体撮像素子の各画素位置に対応した1フレーム時間を周期としたリセット信号により当該画素に対応した光電変換素子および当該画素に対応したアドレス位置の前記メモリ内容のリセットを行うフレームリセット手段と；映像フレーム期間内のいずれかの水平走査時において読み出された各画素電荷と、当該画素に対応した書き込み／読み出しモードに基づいて当該画素に対応したアドレス位置のメモリ空間から読み出した飽和ビットに応じて予め定められた定数を、固体撮像素子の種別に応じて加算または減算して出力する加算器または減算器と；を具えたことを特徴とする固体撮像素子装置。

【請求項2】 請求項1記載の装置において、前記水平走査回路は映像フレーム期間内にm回繰り返しての水平走査を行う水平走査回路であり、当該装置は、さらに前記水平走査回路による第i ($1 \leq i \leq m$) 回目の水平走査時に、前記固体撮像素子の第i行を選択する垂直走査回路を具え、水平走査および垂直走査により前記固体撮像素子の第i行第j列の画素が選択されている場合に、第i行を除く第j列の並列読み出し出力に対しては、書き込み／読み出しモードを書き込みモードとして各画素に対応したアドレス位置のメモリ空間への記憶を行い、第i行の読み出し出力に対しては、読み出された画素電荷と書き込み／読み出しモードを読み出しモードとして当該画素に対応したアドレス位置のメモリ空間から読み出した飽和ビットに応じて予め定められた定数とを、固体撮像素子の種別に応じて加算または減算して出力するとともに、1フレーム時間を周期としたリセット信号により当該画素に対応した光電変換素子および当該画素に対応したアドレス位置の前記メモリ内容のフレームリセットを行うことを特徴とする固体撮像素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は2次元固体撮像素子に係り、特にダイナミックレンジを拡大した固体撮像素子装置に関するものである。

【0002】

【従来の技術】固体撮像素子は、一般に光電変換した信号（画素電荷）の蓄積部を持つ。信号蓄積部は素子の製造上、微細化の面から大きさに限界があり、この大きさの制限に基づいて定まる信号蓄積容量が撮像素子を構成する単位光電変換素子の飽和レベルとなる。従って、一般的な固体撮像素子では、光電変換後に飽和レベル以上の信号蓄積容量を必要とするような輝度の高い入力光に対しては対応できず、画面上でいわゆる白つぶれ現象が発生してしまう。

【0003】そこで、その解決を図った従来技術として特開平7-50786号公報記載の「撮像素子のダイナミックレンジ拡大方法」がある。この従来技術では、図5に示すように、A/D変換53した各画素信号出力を蓄積できるフレーム（フィールド）メモリ55を設けた上で、撮像素子51の駆動周波数を上げ1フレーム期間内に複数回の画面走査を行うとともに、各回の画面走査毎に撮像素子51をリセットし、各回の画面走査で読み出した信号電荷を各画素毎にA/D変換53してから前回の走査までで信号電荷として蓄積されたメモリ内容と加算54してメモリ55の内容を更新し、最後にメモリ55に蓄積された信号電荷をD/A変換57して読み出して出力58することにより高ダイナミックレンジ化を図っている。

【0004】

【発明が解決しようとする課題】前述の従来技術では、撮像素子を常に読み出し回数に応じた高い周波数で駆動させる必要があり、発熱、消費電力の増大という問題が発生する。また、走査回数を増やすほどダイナミックレンジの拡大が期待できるが、A/D変換された信号電荷そのものをメモリに蓄えることから、大きなフレームメモリを必要とする。

【0005】そこで本発明の目的は、撮像素子を常に読み出し回数に応じた高い周波数で駆動させることなく映像フレーム期間内に所定回数だけ全画素を読み出して、高ダイナミックレンジ化を図れるよう構成した固体撮像素子装置を提供せんとするものである。

【0006】

【課題を解決するための手段】この目的を達成するため、本発明固体撮像素子装置は、m行n列の非破壊読み出し型の2次元アレイ状固体撮像素子と、固体撮像素子の第j ($1 \leq j \leq n$) 列を選択する水平走査回路とを少なくとも具えた固体撮像素子装置において、前記水平走査回路が、映像フレーム期間内にk ($2 \leq k \leq m$) 回繰り返しての水平走査を行う水平走査回路であるとともに、前記

装置がさらに：前記水平走査回路によって選択された第 j 列の固体撮像素子の各画素電荷を同時並列に読み出し出力する m 本の出力線と；該出力線のそれぞれに接続される m 個の比較器であって、読み出された画素電荷の値と固体撮像素子を構成する単位光電変換素子の飽和レベルに対応して予め定められた閾値とを比較する比較器と；該比較器での比較結果に応じ、各水平走査で読み出された画素電荷毎に、当該画素に対応した書き込み／読み出しモードに基づいて、当該画素電荷の値が閾値を超えた場合にのみ当該画素に対応したアドレス位置のメモリ空間に飽和ビットを加算して記憶するメモリと；該メモリに飽和ビットを加算した場合のみ当該画素に対応する光電変換素子をリセットするリセット手段と；前記固体撮像素子の各画素位置に対応した 1 フレーム時間を周期としたリセット信号により当該画素に対応した光電変換素子および当該画素に対応したアドレス位置の前記メモリ内容のリセットを行うフレームリセット手段と；映像フレーム期間内のいずれかの水平走査時において読み出された各画素電荷と、当該画素に対応した書き込み／読み出しモードに基づいて当該画素に対応したアドレス位置のメモリ空間から読み出した飽和ビットに応じて予め定められた定数を、固体撮像素子の種別に応じて加算または減算して出力する加算器または減算器と；を具えたことを特徴とするものである。

【0007】また、好適な実施態様は、前記水平走査回路が映像フレーム期間内に m 回繰り返しての水平走査を行う水平走査回路であり、当該装置が、さらに前記水平走査回路による第 i ($1 \leq i \leq m$) 回目の水平走査時に、前記固体撮像素子の第 i 行を選択する垂直走査回路を具え、水平走査および垂直走査により前記固体撮像素子の第 i 行第 j 列の画素が選択されている場合に、第 i 行を除く第 j 列の並列読み出し出力に対しては、書き込み／読み出しモードを書き込みモードとして各画素に対応したアドレス位置のメモリ空間への記憶を行い、第 i 行の読み出し出力に対しては、読み出された画素電荷と書き込み／読み出しモードを読み出しモードとして当該画素に対応したアドレス位置のメモリ空間から読み出した飽和ビットに応じて予め定められた定数とを、固体撮像素子の種別に応じて加算または減算して出力するとともに、1 フレーム時間を周期としたリセット信号により当該画素に対応した光電変換素子および当該画素に対応したアドレス位置の前記メモリ内容のフレームリセットを行うことを特徴とするものである。

【0008】

【発明の実施の形態】本発明では、撮像素子を常に読み出し回数に応じた高い周波数で駆動させることなく、映像フレーム期間内に所定回数だけ全画素の読み出しを行えるようにするために、非破壊読み出し型 2 次元アレイ状固体撮像素子に垂直方向 1 列分の画素電荷を同時並列に出力できる全ライン数と同数の並列出力端子を設け、

1 列分の画素電荷の同時並列読み出しを水平方向に全列分走査して行うことにより全画素の信号電荷を読み出せるようにし、映像フレーム期間内にこれを所定回数だけ繰り返して全画素読み出しを所定回数行なえるようにしている。

【0009】また、撮像素子のダイナミックレンジを拡大するに際して必要とされるフレームメモリを従来技術に比較して小さくできるようにするために、各画素の出力タイミングが到来するまで、列単位の並列読み出し毎に読み出し出力のそれぞれと単位光電変換素子の飽和レベルに対応して予め定められた閾値とを比較し、閾値を超える画素出力については別に設けた全画素分のメモリの該当アドレスに 1 ビットを加算すると共に撮像素子の該当画素をリセットし、各画素の出力タイミングが到来したときには、読み出し出力とメモリの該当アドレスに記憶された飽和回数に応じた定数とを加算または減算して出力するようにしている。

【0010】映像フレーム期間内に全ライン数に等しい回数だけ水平走査を繰り返すようにし、さらに、映像フレーム期間内で全ライン分の並列出力端子の垂直走査を完了する垂直走査回路を設け、全画素読み出し毎に並列出力端子の 1 つをモニタ上で最上段のラインから垂直下方に順次を選択するようにして、水平および垂直走査の双方で選択したタイミングで当該画素の出力を行うようにすれば、最終的な出力信号としてシリアルな映像信号が得られる。なお、説明では、画素構成単位としてフレーム概念を用いているが、これはいわゆるフィールド概念を含むものと理解されたい。

【0011】以下添付図面を参照し実施例により本発明の実施の形態を詳細に説明する。図 1 に本発明固体撮像素子の概略構成を模式図として示した。図 1 を用いて本発明の固体撮像素子の動作を説明する。図 1 中、参照番号 1 は垂直方向 m 画素、水平方向 n 画素からなる非破壊読み出し型の 2 次元アレイ状固体撮像素子であり、参照番号 2 は m 行 \times n 列 \times q ビットの 2 次元メモリである。

【0012】ここで、2 次元アレイ状固体撮像素子 1 の m 本の水平読み出し線は、垂直走査回路 4 に接続されるとともに、それぞれに対応した比較器 3 を介して 2 次元メモリ 2 の対応する水平データラインに接続されている。水平読み出し線を介して読み出された 2 次元アレイ状固体撮像素子の各列の画素電荷は、比較器 3 で単位光電変換素子の飽和レベルに対応して予め定められた閾値と比較され、閾値を超える画素出力についてのみ比較器 3 から 1 ビットが出力される。

【0013】2 次元アレイ状固体撮像素子 1 は、水平走査回路 5 により映像フレーム期間内に複数回にわたって水平方向に走査されて各列の画素電荷が水平読み出し線を介して同時並列に読み出される。2 次元メモリ 2 も 2 次元アレイ状固体撮像素子 1 と同期して水平走査回路 5 により映像フレーム期間内に複数回にわたって水平方向

にアドレス制御され、出力タイミングが到来した画素を除いて、比較器3からの出力が2次元メモリ2の該当メモリ空間に加算される。それと同時に撮像素子の該当画素がリセットされる。各画素の出力タイミングが到来したときには、読み出し出力とメモリの該当アドレスに記憶された飽和回数に応じた定数とが加算または減算されて出力される。

【0014】水平走査回路5による複数回の同時並列読み出しを映像フレーム期間内に全ライン数に等しい回数だけ繰り返し、さらに、映像フレーム期間内で全ライン分の並列出力端子の垂直走査を完了する垂直走査回路4により、全画素読み出し毎に並列出力端子の1つをモニタ上で最上段のラインから垂直下方に順次に選択するようにして、水平および垂直走査の双方で選択されたタイミングで当該画素の出力を行うようにすれば、最終的な出力信号としてシリアルな映像信号を得ることができる。

【0015】水平走査回路5による映像フレーム期間内の複数回の同時並列読み出しが全ライン数未満の場合は、最終的な出力信号としてシリアルな映像信号を得ることができないため、最終的な出力信号はパラレルな映像信号を含むものとなる。次に、水平走査回路5による複数回の同時並列読み出しを映像フレーム期間内に全ライン数に等しい回数だけ繰り返して、最終的な出力信号としてシリアルな映像信号を得る場合を例に、本発明を詳細に説明する。

【0016】まず、撮像装置に電源を入れた最初の1フレーム目は撮像素子への蓄積時間とする。2フレーム目以降は読み出しと蓄積を順次行っていく。2フレーム目以降に垂直走査回路4で選択されたラインの画素の信号電荷は水平走査に伴って順次に読み出されることになる。読み出されたシリアルな信号電荷は、出力タイミングが到来した画素電荷として、A/D変換器6を介して加(減)算器8に入力される。垂直走査回路4で選択されていないラインの画素電荷は比較器3で単位光電変換素子の飽和レベルに対応して予め定められた閾値と比較され、2次元メモリ2を書き込みモードとして閾値を超える画素について1ビットを2次元メモリ2の該当メモリ空間に加算し、撮像素子の該当画素の信号電荷をリセットする。閾値を超えない画素については信号電荷のリセットを行わず、そのまま信号電荷の蓄積を続行する。

【0017】一方、2次元メモリ2に注目すれば、2フレーム目からは垂直走査回路4で選択されたラインについては、2次元メモリ2の該当メモリ空間への加算は行わず(ゼロの加算を行ってもよい)、2次元メモリ2を読み出しモードにして、2次元アレイ状固体撮像素子1の水平走査と同期して水平走査回路5により読み出しアドレス制御して、2次元アレイ状固体撮像素子1のシリアル出力信号の読み出し画素位置に対応したメモリ内容(飽和回数)をシリアル信号として読み出す。2次元メ

モリ2からシリアル出力として読み出された飽和回数は、変換器7により飽和回数に応じた定数(但し飽和回数がゼロの時は定数もゼロ)に変換された上で、加

(減)算器8で、2次元アレイ状固体撮像素子1の読み出し信号であるシリアルなデジタル信号と加(減)算され、最終的なデジタル映像信号として出力される。

【0018】2次元アレイ状固体撮像素子1の各画素は、読み出された信号電荷がA/D変換器6に入力された後のタイミングでリセットされる。このリセットタイミングは各画素ごとに異なるが、1フレーム時間を周期としたリセットタイミングである。2次元メモリ2もこのリセットタイミングで同時にフレームリセットされる。なお、最終的な出力信号としてパラレルな映像信号を含む場合、パラレルに出力される画素のリセットタイミングは一致する。

【0019】次に本発明における2次元アレイ状固体撮像素子1の一例として、MOS型固体撮像素子について、1画素を構成する回路を図2に示してその動作をさらに詳しく説明する。フォトダイオード(以下PDという)に蓄えられた電荷は増幅トランジスタ(T1)で増幅された後、水平走査回路5の選択信号線に接続された水平読み出しトランジスタ(T2)を介して水平走査回路5の選択信号に従い水平読み出し線bに出力される。水平読み出し線bに出力された信号電荷は、2次元アレイ状固体撮像素子の次段に設けられた比較器3により、単位光電変換素子であるPDの飽和レベルに対応して予め定められた閾値と比較され、閾値を超える場合には、比較器の出力信号に基づき2次元メモリ2の該当アドレスに飽和ビットとして1ビットが加算され、さらに比較器の出力信号がリセット信号として垂直リセット線aに出力される。

【0020】ここで、2次元アレイ状固体撮像素子1の2フレーム目以降では、垂直走査回路4で選択されたラインの垂直リセット線aには、前述のリセットタイミングでフレームリセットパルスが出力される。従って、垂直リセットトランジスタ(T3)は、水平読み出し線bに出力された信号電荷が閾値を超えた場合と、垂直走査回路4により選択され信号読み出し動作に伴いフレームリセットされる場合に閉成(ON)する。

【0021】一方、水平リセットトランジスタ(T4)のリセットパルスは、図2に示すように、次に水平走査により選択される列に対応する水平走査回路5の選択信号と共通としてあるので、水平走査回路5の水平走査が次の列に移ったときに閉成(ON)する。従って、PDは、水平読み出し線bに出力された信号電荷が閾値を超えた場合と、垂直走査回路4により選択され信号読み出し動作に伴いフレームリセットされる場合に、水平走査回路5の水平走査が次の列に移ったタイミングでリセットされる。また、水平読み出し線bに出力された信号電荷が閾値未満の場合であって垂直走査回路4により選択

されていない場合には、PDはリセットされずに電荷はPDに蓄積され続ける。

【0022】次に以上説明した動作の具体例を、映像フレーム期間内に各画素につき m 回ずつ走査する場合を例にとり、2次元アレイ状固体撮像素子1の x 列 y 行に位置する画素内のPDの電荷蓄積量に注目して図3および図4により説明する。この場合、2次元メモリ2の記憶容量パラメータである q は、飽和回数の最大値($m-1$)を記憶できるビット数だけあれば足りる。なお、前述したようにフレームリセットタイミングは各画素ごとに異なるため、ここでは、フレームリセットされてから次にフレームリセットされるまでの期間として1フレーム期間を定義する。従って、ここでいう1フレーム期間は、映像フレーム期間と同じ長さの期間であるが、各画素ごとに少しずつ位相がずれた期間である。

【0023】ここで、図3は低輝度撮影の一例としてPDの信号電荷が1フレーム期間内に一度も閾値を超えない場合を示し、図4は高輝度撮影の一例としてPDの信号電荷が1フレーム期間内の($m-1$)回目の走査まで毎回閾値を超える場合を示している。

【0024】図3の場合では、($m-1$)回目の走査まで電荷はリセットされることなくPDに蓄積され続け、1フレーム期間内の最終回の走査に相当する m 回目の走査時には垂直走査回路4により選択され、信号読み出し動作に伴いフレームリセットされるので、水平走査が次の列に移ったタイミングでPDがリセットされる。従って、図3の場合には、2次元メモリ2に記憶された飽和回数はゼロなので変換器7(図1参照)からもゼロが出力され、PDに蓄積された画素電荷(A/D変換器6の出力信号)が最終的なデジタル映像信号として出力されることになる。

【0025】図4の場合では、($m-1$)回目の走査まで毎回PDの信号電荷が閾値を超えるため、($m-1$)回目の走査まで毎回水平走査が次の列に移ったタイミングで画素電荷がリセットされ、その都度2次元メモリ2に飽和ビット1が加算される。そして、1フレーム期間内の最終回の走査に相当する m 回目の走査時には垂直走査回路4により選択され、信号読み出し動作に伴いフレームリセットされるので、水平走査が次の列に移ったタイミングでPDがリセットされる。従って、図4の場合には、2次元メモリに記憶された飽和回数は($m-1$)なので、PDに蓄積された画素電荷(A/D変換器6の出力信号)と、変換器7から出力される飽和回数($m-1$)に応じた定数を加(減)算して得られる結果が最終的なデジタル映像信号として出力されることになる。

【0026】ここで、飽和回数($m-1$)に応じた定数を加算するか減算するかは、単位光電変換素子として p 型PDを用いるか、 n 型PDを用いるかにより定める。単位光電変換素子として p 型PDを用いた場合には、入射光量が増加するに従い電位が上昇するため、1回の飽

和回数に応じて定められた正の定数を飽和回数分だけ加算することが必要であり、 n 型PDを用いた場合には、入射光量が増加するに従い電位が下降するため、1回の飽和回数に応じて定められた正の定数を飽和回数分だけ減算することが必要であるからである。上記の例からわかるように、各画素につき1フレーム期間内に k ($2 \leq k \leq m$)回ずつ走査を行えば、 k 倍のダイナミックレンジの拡大が可能となる。

【0027】なお、上記の実施の形態では、最終的なデジタル映像信号としてシリアル映像信号を得るために、映像フレーム期間内に全ライン数に等しい回数だけ水平走査を繰り返すようにし、さらに、映像フレーム期間内で全ライン分の並列出力端子の垂直走査を完了する垂直走査回路を設け、全画素読み出し毎に並列出力端子の1つをモニタ上で最上段のラインから垂直下方に順次に選択するようにして、水平および垂直走査の双方で選択された各タイミングで当該画素の信号電荷をシリアルに順次に読み出し、A/D変換器6を介して加(減)算器8に入力するようにしているが、最終的なデジタル映像信号としてパラレル映像信号出力が許される場合には、映像フレーム期間内に全ライン数より少ない回数の水平走査を行い、いずれかの水平走査のタイミングで読み出した撮像素子の同時並列読み出し出力に、同じタイミングで同時並列的に読み出した2次元メモリの内容を変換後に同時並列的に加算して最終的なデジタル映像信号(各列ごとのパラレル映像信号)として出力することができる。

【0028】また、上記の実施の形態では、飽和ビットを加算して記憶するために2次元メモリ2を用いたが、これは2次元のカウンタアレイでも代用できるし、2次元アレイ状固体撮像素子1の画素位置とメモリアドレスの対応がとれる限り、メモリとして1次元メモリを用いることもできる。従って1次元のカウンタアレイもメモリとして用いることができる。

【0029】さらに、上記の実施の形態では、2次元アレイ状固体撮像素子1の1列の画素電荷を同時並列に出力できる全ライン数と同数の並列出力端子を設け、1列分の画素電荷の同時並列読み出しを水平方向に全列分走査して行うことにより全画素の信号電荷を読み出す例を説明したが、水平方向と垂直方向を入れ替えて、1ラインの画素電荷を同時並列に出力できる全列数と同数の並列出力端子を設け、1ライン分の画素電荷の同時並列読み出しを垂直方向に全ライン分走査して行うことにより、全画素の信号電荷を読み出すようにすることは、本発明と本質的に異なるところはない。

【0030】また、上記の実施の形態では、最終的な信号形態としてデジタル映像信号を想定し、出力タイミングで読み出された信号電荷はA/D変換器6を介して加(減)算器8に入力され、変換器7から出力される飽和回数に応じた定数を加(減)算して最終的なデジタル映

像信号を得る例を説明したが、最終的な信号形態としてアナログ映像信号を想定する場合には、出力タイミングで読み出された信号電荷と変換器7から出力される飽和回数に応じたアナログレベルを加(減)算して最終的なアナログ映像信号を得ればよい。

【0031】 以上いくつかの実施例により本発明の実施の形態を説明してきたが、本発明はこれに限定されことなく、特許請求の範囲に規定された発明の要旨内で各種の変形、変更の可能なことは自明であろう。

【0032】

【発明の効果】 上記手段を施すことにより、撮像素子を常に読み出し回数に応じた高い周波数で駆動させることなく、映像フレーム期間内に所定回数だけ全画素を読み出しての高ダイナミックレンジ化を図ることができる。また、撮像素子のダイナミックレンジを拡大するに際して必要とされるフレームメモリを従来技術に比較して小さくすることができる。

【図面の簡単な説明】

【図1】 本発明固体撮像装置の概略構成の模式図である。

【図2】 本発明における2次元アレイ状固体撮像素子の一例として、MOS型固体撮像素子について、1画素を構成する回路例の線図である。

【図3】 低輝度撮影の一例としてPDの信号電荷が1フレーム期間内に一度も閾値を超えない場合の時間チャートを、横軸を時間、縦軸を信号レベルとして示し、(a)は1回目の水平走査、(b)は2回目の水平走査、(c)はm回目の水平走査のそれぞれの場合で、(a-1)、(b-1)、(c-1)はそれぞれx列y行目の読み出しパルス(H1)、(a-2)、(b-2)、(c-2)はそれぞれ(x+1)列y行目の読み出しパルス(H2)、(a-3)、(b-3)、(c-3)はそれぞれx列y行目のPDの電荷量、(a-4)、(b-4)、(c-4)はそれぞれ飽和ビット出

力、(a-5)、(b-5)、(c-5)はそれぞれx列y行目のPDのリセットパルスである。

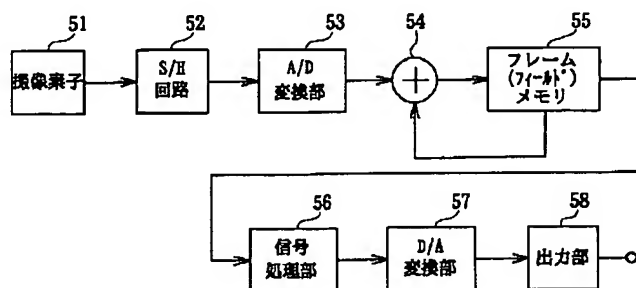
【図4】 高輝度撮影の一例としてPDの信号電荷が1フレーム期間内で(m-1)回目の走査まで毎回閾値を超える場合の時間チャートを、横軸を時間、縦軸を信号レベルとして示し、(a)は1回目の水平走査、(b)は2回目の水平走査、(c)はm回目の水平走査のそれぞれの場合で、(a-1)、(b-1)、(c-1)はそれぞれx列y行目の読み出しパルス(H1)、(a-2)、(b-2)、(c-2)はそれぞれ(x+1)列y行目の読み出しパルス(H2)、(a-3)、(b-3)、(c-3)はそれぞれx列y行目のPDの電荷量、(a-4)、(b-4)、(c-4)はそれぞれ飽和ビット出力、(a-5)、(b-5)、(c-5)はそれぞれx列y行目のPDのリセットパルスである。

【図5】 図5は、撮像素子の高ダイナミックレンジ化を図った従来技術のブロック図である。

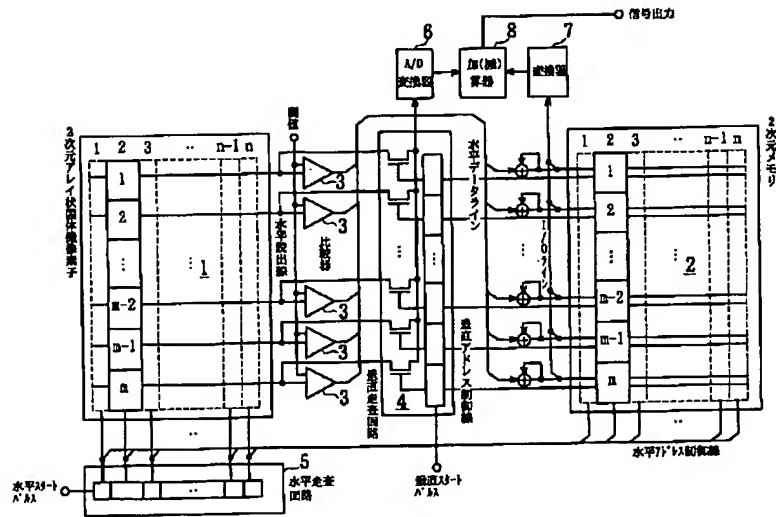
【符号の説明】

- 1 2次元アレイ状固体撮像素子
- 2 2次元メモリ
- 3 比較器
- 4 垂直走査回路
- 5 水平走査回路
- 6 A/D変換器
- 7 変換器
- 8 加(減)算器
- 51 撮像素子
- 52 サンプルホールド回路
- 53 A/D変換部
- 54 加算器
- 55 フレーム(フィールド)メモリ
- 56 信号処理部
- 57 D/A変換部
- 58 出力部

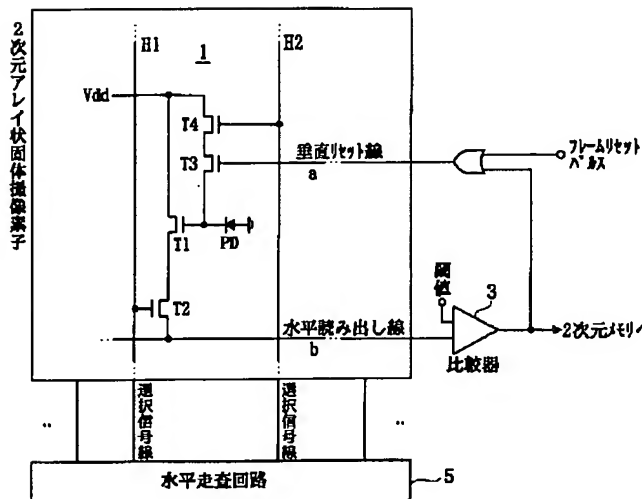
【図5】



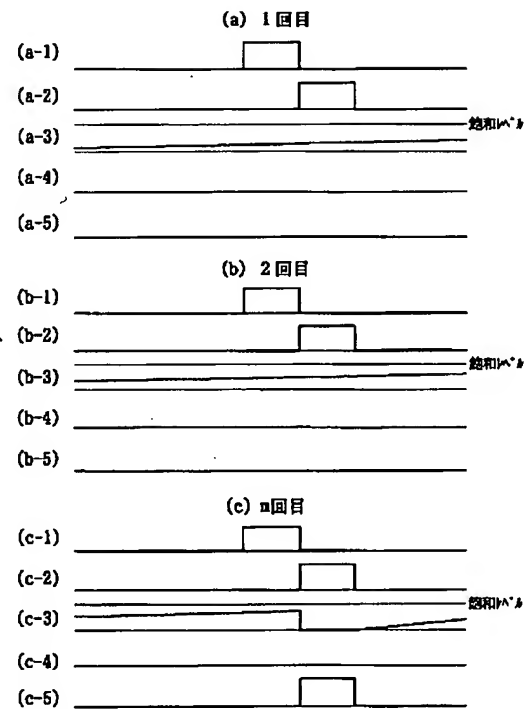
【図1】



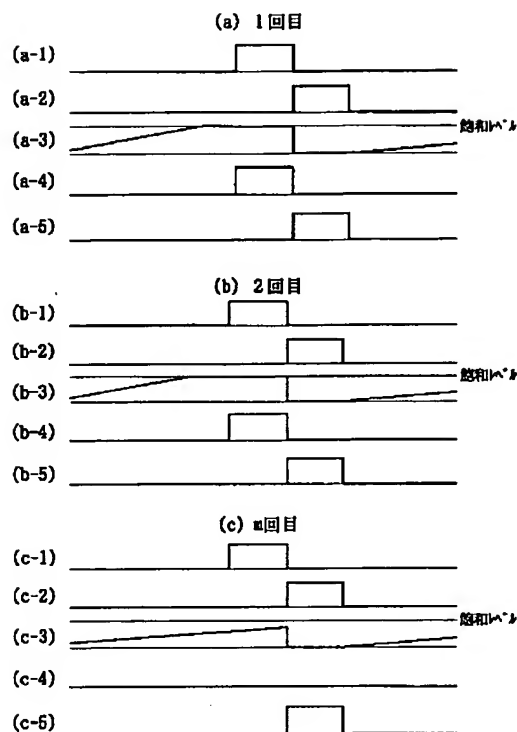
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 安藤 文彦
東京都世田谷区砧1丁目10番11号 日本放
送協会 放送技術研究所内

(72)発明者 菅原 正幸
東京都世田谷区砧1丁目10番11号 日本放
送協会 放送技術研究所内

(72)発明者 三谷 公二
東京都世田谷区砧1丁目10番11号 日本放
送協会 放送技術研究所内

(72)発明者 齊藤 敏紀
東京都世田谷区砧1丁目10番11号 日本放
送協会 放送技術研究所内

(72)発明者 島本 洋
東京都世田谷区砧1丁目10番11号 日本放
送協会 放送技術研究所内

Fターム(参考) 4M118 AA02 AB01 BA14 CA02 DB01
DD12 FA06 FA50
5C024 AA01 CA15 FA01 FA11 GA31
GA33 HA14 HA17 HA18 HA23
JA09